

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 62-057259

(43)Date of publication of application : 12.03.1987

(51)Int.Cl.

H01L 33/00

H01S 3/18

(21)Application number : 60-197915

(71)Applicant : NEC CORP

(22)Date of filing : 06.09.1985

(72)Inventor : SUGIMOTO MITSUNORI

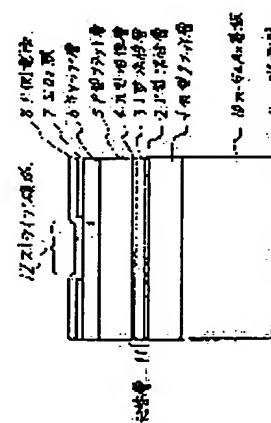
(54) LIGHT EMITTING SEMICONDUCTOR ELEMENT

(57)Abstract:

PURPOSE: To obtain light emitting semiconductor element which has good luminous power conversion efficiency and provides photo switching operation, by making the respective forbidden band widths of the first semiconductor layer and the fifth semiconductor layer larger than either of the respective forbidden band widths of the second semiconductor layer, third semiconductor layer and fourth semiconductor layer.

CONSTITUTION: A first semiconductor layer 1 of first conductivity type, second semiconductor layer 2 of second conductivity type, third semiconductor layer 3, fourth semiconductor layer 4 of the first conductivity type and fifth semiconductor layer 5 of the second conductivity type are formed in this order, and the respective forbidden band widths of the first semiconductor layer 1 and the fifth semiconductor layer 5 are made larger than either of the respective forbidden band widths of the second semiconductor layer 2, third semiconductor layer 3 and fourth semiconductor layer 4.

For instance, on n-GaAs substrate 10, the crystal growth of n-type AlGaAs clad layer 1, p-type GaAs active layer 2, i-type GaAs active layer 3, n-type GaAs active layer 4, p-type AlGaAs clad layer 5 and GaAs cap layer 6 is performed. Then, an SiO₂ film 7 is formed on the cap layer 6, a stripe region 12 is formed by means of the photoetching method, and thereafter a p-side electrode 8 and n-side electrode 9 are formed, thereby obtaining an element capable of laser oscillation in which the i-type active layer 3 is as thin as around 1,000Å.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑫ 公開特許公報 (A)

昭62-57259

⑮ Int. Cl.⁴

H 01 L 33/00
H 01 S 3/18

識別記号

庁内整理番号

A-6819-5F
7377-5F

⑬ 公開 昭和62年(1987)3月12日

審査請求 未請求 発明の数 1 (全3頁)

⑭ 発明の名称 発光半導体素子

⑯ 特 願 昭60-197915

⑰ 出 願 昭60(1985)9月6日

⑱ 発 明 者 杉 本 満 則 東京都港区芝5丁目33番1号 日本電気株式会社内
⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号
⑳ 代 理 人 弁理士 内 原 晋

明 細 書

1. 発明の名称

発光半導体素子

2. 特許請求の範囲

第1伝導型の第1半導体層と、この第1半導体層の上に形成された第2伝導型の第2半導体層と、この第2半導体層の上に形成された第3半導体層と、この第3半導体層の上に形成された第1伝導型の第4半導体層と、この第4半導体層の上に形成された第2伝導型の第5半導体層とを備え、前記第1半導体層および前記第5半導体層の各禁制帯幅が前記第2半導体、前記第3半導体および前記第4半導体の各禁制帯幅のいずれよりも大きいことを特徴とする発光半導体素子。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は負性抵抗を示しかつ発光・光スイッチ

ング等の機能をもつ発光半導体素子に関する。

(従来の技術と発明が解決しようとする問題点)

従来、この種の負性抵抗を示しかつ発光機能を有するデバイスとしては、雑誌「ソビエトフィジックスセミコンダクター (Soviet Physics Semiconductor)」第8巻、第1127頁に掲載されたホトサイリスタがある。

このPNPN接合を利用したデバイスにおいては、信号光によってPNPN接合がターンオンし、大きな電流が流れることによって発光をするというスイッチング動作を行っていた。しかしながら、このデバイスでは発光部がホモ接合で構成され発光効率が極めて悪いという欠点があった。

本発明の目的は、これらの欠点を除去し、発光効率が良好でかつ光スイッチング動作をする発光半導体素子を提供することにある。

(問題を解決するための手段)

本発明の発光半導体素子の構成は、第1伝導型の第1半導体層と、この第1半導体層の上に形成された第2伝導型の第2半導体層と、この第2半

導体層の上に形成された第3半導体層と、この第3半導体層の上に形成された第1伝導型の第4半導体層と、この第4半導体層の上に形成された第2伝導型の第5半導体層とを備え、前記第1半導体層および前記第5半導体層の各禁制帯幅が前記第3半導体層、前記第3半導体層および前記第4半導体層の各禁制帯幅のいずれよりも大きいことを特徴とする。

(実施例)

次に図面を参照して本発明を詳細に説明する。

第1図は本発明の一実施例の断面図、第2図は第1図の主要部のエネルギーバンド図である。図中、1はn型クラッド層($n\text{-Al}_x\text{Ga}_{1-x}\text{As}$, $0.3 \leq x \leq 0.8$, 厚さ $0.2 \sim 3 \mu\text{m}$ 典型例は厚さ $1 \mu\text{m}$, $n = 1 \times 10^{18} \sim 1 \times 10^{19} \text{cm}^{-3}$ 典型例は $n = 1 \times 10^{17} \sim 5 \times 10^{17} \text{cm}^{-3}$)、2はp型活性層($p\text{-GaAs}$, 厚さ $30 \text{Å} \sim 500 \text{Å}$ 典型例は厚さ 100Å , $p = 5 \times 10^{17} \sim 3 \times 10^{18} \text{cm}^{-3}$ 典型例は $p = 5 \times 10^{16} \text{cm}^{-3} \sim 1 \times 10^{17} \text{cm}^{-3}$)、3はI型活性層(ノンドープGaAs, 厚さ $500 \text{Å} \sim 3 \mu\text{m}$,

- 3 -

nあるいは $p \leq 5 \times 10^{16} \text{cm}^{-3}$)、4はn型活性層($n\text{-GaAs}$, 厚さ $30 \text{Å} \sim 500 \text{Å}$ 典型例は厚さ 100Å , $n = 5 \times 10^{17} \sim 3 \times 10^{18} \text{cm}^{-3}$ 典型例は $n = 5 \times 10^{16} \text{cm}^{-3} \sim 1 \times 10^{17} \text{cm}^{-3}$)、5はp型クラッド層($p\text{-Al}_x\text{Ga}_{1-x}\text{As}$, $0.3 \leq x \leq 0.8$, 厚さ $0.2 \sim 3 \mu\text{m}$ 典型例は厚さ $1 \mu\text{m}$, $p = 1 \times 10^{18} \sim 1 \times 10^{19} \text{cm}^{-3}$ 典型例は $p = 1 \times 10^{17} \sim 5 \times 10^{17} \text{cm}^{-3}$)、6はキャップ層($p^+\text{-GaAs}$)、7は SiO_2 膜、8はp側電極、9はn側電極、10は $n\text{-GaAs}$ 基板、11は各活性層2, 3, 4の全体を含む活性層である。

第2図(a)は印加電圧0の熱平衡状態におけるバンドダイアグラム、第2図(b)は順方向に電圧が印加されデバイスにあまり電流が流れていない場合(OFF状態)のバンドダイアグラム、第2図(c)は順方向に電圧が印加されかつ電流が流れて活性層11が発光している場合(ON状態)のバンドダイアグラムである。

熱平衡状態では、I型活性層3が完全に空乏層となっているため第2図(a)に示すバンドダイア

グラムとなる。

順方向に電圧を印加すると、I型活性層3にはほとんど電圧がかかり第2図(b)に示すバンドダイアグラムとなる。これよりさらに電圧を加えて注入を上げるか、もしくは外部から光を照射させて活性層を励起すると、I型活性層3をキャリアは電界によってドリフトし、電子はn型活性層4、正孔はp型活性層2に速する。これらのキャリアは各々n型活性層4およびp型活性層2で形成されるポテンシャルバリアを下げるためさらに注入が大きくなる。この様な一種の正帰環がかかって第2図(c)に示す様なバンドダイアグラムとなりON状態となる。以上の動作はPNPN接合のターンオンの現象と全く同様である。

このPNPN接合をPNPトランジスタとNPトランジスタと分けた場合に、これらのトランジスタはワイドギャップエミッタトランジスタと同じ構成となるため、各々のトランジスタのゲインが大きく、微弱な光信号に対してもOFF状態からON状態へ移ることが出来る。又、発光部はダブルヘテロ構造で構成されているため、良好

- 5 -

な発光効率を得ることが出来る。

本実施例において、I型活性層3の厚さが1000Å前後に薄い場合にはレーザ発振を行なうことが出来る。一方、このI型活性層3がもっと厚い場合にはレーザ発振が行なわれずON状態で発光ダイオードと同様に発光することが出来る。

次に本実施例のI型活性層3が1000Å前後と薄くレーザ発振のできる素子の製作方法について述べる。まず最初に、 $n\text{-GaAs}$ 基板10の上に、n型クラッド層1、p型活性層2、I型活性層3、n型活性層4、p型クラッド層5、キャップ層6を結晶成長する。次に、 SiO_2 膜7をキャップ層6の上に形成し、ホトエッチング法によってストライプ領域12を形成する。次に、p側電極8およびn側電極9を形成してプロセスを終了する。

本実施例では、活性層11としてGaAsを用いたが、これに限らず他の材料 AlGaAs 混晶や超格子を用いても良い。また、本実施例では電極構造として SiO_2 膜ストライプ構造としたが、これに限らずプレーナストライプ構造、リッジユニ

- 6 -

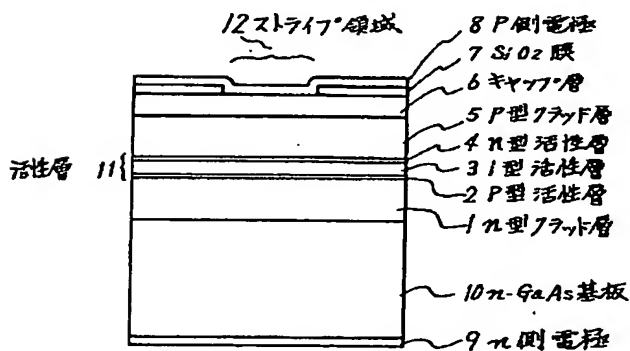
ブガイド構造埋め込み構造等の他ストライプ構造を用いても良い。また、本実施例では活性層の両側に直接クラッド層を形成したが、これに限らず活性層とクラッド層の間に光ガイド層を備えていても良い。さらに、本実施例では材料として $\text{AlGaAs}/\text{GaAs}$ 系を用いたが、これに限らず $\text{InGaAsP}/\text{InP}$ 系、 $\text{InGaAs}/\text{AlAs}/\text{InP}$ 系等の他の材料を用いても良い。

〔発明の効果〕

以上説明した様に、本発明によれば発光効率が良いで、かつスイッチング動作が可能な発光半導体素子を実現出来る。

4. 図面の説明

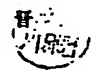
第1図は本発明の一実施例の断面図、第2図(a)、(b)、(c)は第1図を説明するバンドダイヤグラムである。図において、1はn型クラッド層、2はp型活性層、3はi型活性層、4はn型活性層、5はp型クラッド層、6はキャップ層、7は SiO_2 膜、8はp側電極、9はn側電極、10はn-GaAs基板、11は活性層、12はストライプ領域。



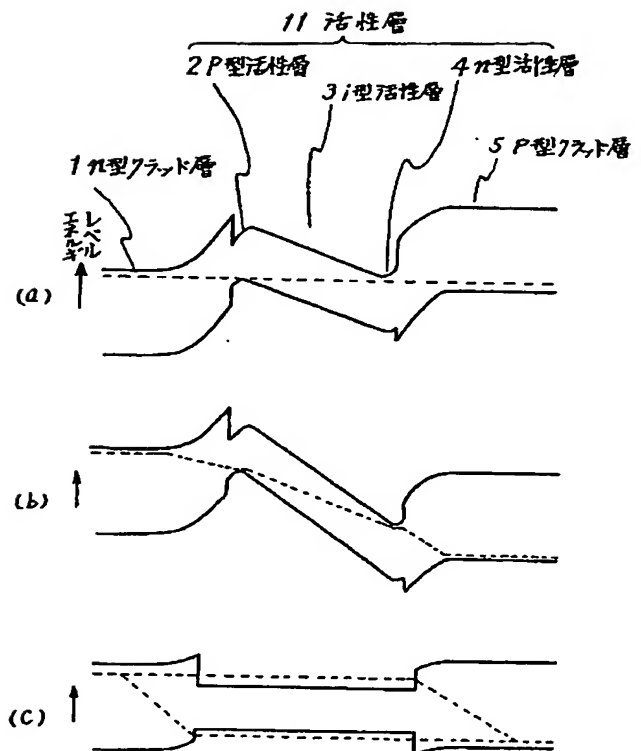
第 1 図

AlAs 基板、11は活性層、12はストライプ領域である。

代理人 弁理士 内 原



- 8 -



第 2 図

特許法第17条の2の規定による補正の掲載

昭和 60 年特許願第 197915 号 (特開昭
62-57259 号, 昭和 62 年 3 月 12 日
発行 公開特許公報 62-573 号掲載) につ
いては特許法第17条の2の規定による補正があっ
たので下記のとおり掲載する。 7 (2)

Int. Cl.	識別 記号	庁内整理番号
H01L 33/00 H01S 3/18		A-7733-5F 7377-5F

手続補正書 (自発)

平成 10 年 10 月 12 日

特許庁長官 殿

1. 事件の表示 昭和 60 年 特許願 第 197915 号

2. 発明の名称

発光半導体素子

3. 補正をする者

事件との関係

出 願 人

東京都港区芝五丁目33番1号
(423) 日本電気株式会社

代表者 関 本 忠 弘

4. 代 理 人

〒108 東京都港区芝五丁目37番8号 住友三田ビル
日本電気株式会社内
(6591) 弁理士 内 原 晋
電話 東京 (03) 456-3111 (大代表)
(連絡先 日本電気株式会社 特許部)



5. 補正の対象

明細書の特許請求の範囲の欄

明細書の発明の詳細な説明の欄

6. 補正の内容

(1) 特許請求の範囲を別紙のとおり補正する。

(2) 明細書第3頁第7行目に「大きいことを」とあるのを「大きく、前記第3半導体層のキャリア濃度 N_3 が前記第2半導体層および前記第4半導体層のいずれよりも小さく、熱平衡状態において前記第3半導体層が全て空乏化することを」と補正する。

(3) 明細書第5頁第1行目「となる。」とあるのを「となる。この様に空乏化するためにはi型活性層3の膜厚 d とキャリア濃度 N_3 の間に以下の関係がある

$$d \leq \sqrt{\frac{2\epsilon_s V_{bi}}{qN_3}}$$

ここで ϵ_s は誘電率、 q は電子電荷、 V_{bi} はビルトイン電圧である。例えば $N_3 = 1 \times 10^{15} \text{ cm}^{-3}$ の GaAs の場合は、 $d \leq 1 \mu\text{m}$ となる。」と補正する。

(4) 明細書第5頁7~8行目に「に達する。これらのキャリア」とあるのを「に達する。すなわちi型活性層3は外部から入射する光に対する吸収層として働く。ここで、DOESと呼ばれる素子における様に、i型活性層3の様なキャリア濃度の低い層が無い場合には、動作電圧において空乏層が充分広がらないために、外部入射光を充分吸収出来ないという問題がある(1985年 Device Research Conference 予稿集 IIIA-2, G. W. テイラー他)。例えば、P型活性層2が $P = 1 \times 10^{19}$ 、n型活性層4が $n = 1 \times 10^{17} \text{ cm}^{-3}$ の場合には空乏層はせいぜい $0.3 \mu\text{m}$ (印加電圧5V時)程度であるために入射光のたかだか30%程度しか吸収出来ない。これに対し、本発明ではi型活性層3のキャリア濃度 n_3 が充分低いために、i型活性層3全部が空乏化する。例えば $n_3 \leq 1 \times 10^{16} \text{ cm}^{-3}$ とすれば空乏化するi型活性層3の厚みが $1 \mu\text{m}$ 以上となって充分な吸収層厚(≒i型活性層3の厚み $\geq 1 \mu\text{m}$)を得る事が出来るため、60%以上の入射光を吸収する事が出来る。このため、本発明

の素子では外部光を充分吸収出来るため、光感度が良いという特徴を有する。さらに、n型活性層4およびP型活性層に達したキャリアと補正する。

代理人 弁理士 内原



別紙

特許請求の範囲

第1伝導型の第1半導体層と、この第1半導体層の上に形成された第2伝導型の第2半導体層と、この第2半導体層の上に形成された第3半導体層と、この第3半導体層の上に形成された第1伝導型の第4半導体層と、この第4半導体層の上に形成された第2伝導型の第5半導体層とを備え、前記第1半導体層および前記第5半導体層の各禁制帯幅が前記第2半導体、前記第3半導体および前記第4半導体の各禁制帯幅のいずれよりも大きく、前記第3半導体層のキャリア濃度 N_3 が、前記第2半導体層および前記第4半導体層のいずれよりも小さく、熱平衡状態において前記第3半導体層が空乏化している事を特徴とする発光半導体素子。

代理人 弁理士 内原

